

INVERTER CONTROL METHOD AND ITS EQUIPMENT

Patent number: JP10155278

Publication date: 1998-06-09

Inventor: PLATNIC MICHEL

Applicant: TEXAS INSTR INC <TI>

Classification:

- international: H02M7/48; G05F1/10; H02P7/63

- europea:

Application number: JP19970204905 19970730

Priority number(s):

Priority Number(s):

Also published as:



EP0822648 (A1)

US6049474 (A1)

FR2752111 (A1)

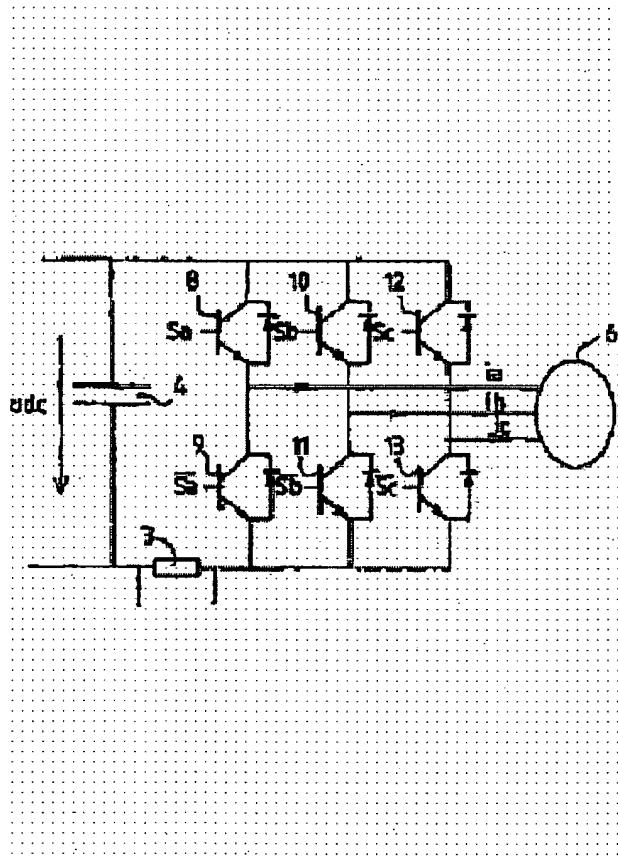
EP0822648 (B1)

Abstract of JP10155278

PROBLEM TO BE SOLVED: To make it possible to control a motor in wide ranges of speed and load and to improve a torque and speed control capacity, by shortening the duration of other pulse width modulation signal contained in the same subordinate cycle by a certain value, and by compensating the increment defining a

measuring interval by the sum of the shortening.

SOLUTION: In a pulse width modulation period, if a time interval between the switching of switching means 8, 10 and 12 of one phase and the switching of switching means 9, 11 and 13 corresponding to the subsequent phase becomes smaller than the predetermined threshold value, then the measurement is stopped, a pulse width modulation signal defining a measuring time interval of a sufficient duration is generated and the effect of switching for a line current is made measurable. And, the duration of other pulse width modulation signal contained in the same subordinate cycle is shortened by a certain value, and an increment in the pulse width modulation signal defining the measuring interval is compensated by the sum of the shortening of other pulse width modulation signals.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-155278

(43)公開日 平成10年(1998)6月9日

(51)Int.Cl. ⁵	識別記号	F I
H 02 M 7/48		H 02 M 7/48
G 05 F 1/10	3 0 1	G 05 F 1/10
H 02 P 7/63	3 0 2	H 02 P 7/63

F

3 0 1 B

3 0 1 D

3 0 2 D

審査請求 未請求 請求項の数2 OL (全12頁)

(21)出願番号 特願平9-204905

(71)出願人 590000879

テキサス インスツルメンツ インコーポ
レイテッド

アメリカ合衆国テキサス州ダラス、ノース
セントラルエクスプレスウェイ 13500

(22)出願日 平成9年(1997)7月30日

(72)発明者 ミシェル プラトニック
フランス国カニエーシュールメール、レ
ジョキーア、セアッシュ パル フラ
リ 82

(74)代理人 弁理士 浅村皓 (外3名)

(31)優先権主張番号 9609597

(32)優先日 1996年7月30日

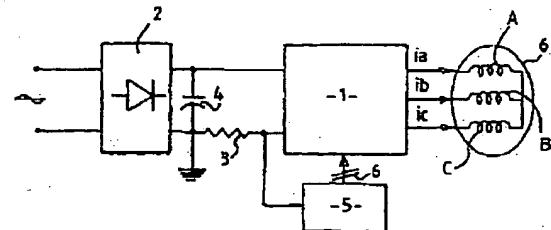
(33)優先権主張国 フランス (FR)

(54)【発明の名称】 インバータ制御方法および装置

(57)【要約】

【課題】 三相または多三相インバータの制御方法および装置を提供する。

【解決手段】 三相または多三相インバータを制御する方法は、連続する従属期間の間に、インバータのトランジスタのバルス幅変調制御のための信号を得る。この方法は、インバータの電源電流を測定し、相電流を再現する際に、トランジスタのスイッチング状態を考慮を入れる。PWM期間内において、1つの位相のトランジスタのスイッチング時と、次の位相の対応するトランジスタのスイッチング時との間の時間間隔が所定のスレシホールド値よりも小さい場合、測定を禁止し、十分な持続期間の測定時間間隔を定義するPWM信号を発生し、線電流に対するスイッチングの影響の測定を可能とする。同じ従属期間の他のPWM信号の持続期間をある値だけ短縮し、これら他のPWM信号の短縮の和を求め、測定間隔を定義するPWM信号の増加分を補償する。



【特許請求の範囲】

【請求項1】三相または多三相インバータ(1)の制御方法であって、前記インバータはDC電圧源(2)に該インバータの出力を連結するスイッチング手段(8, 9, 10, 11, 12, 13)を備え、前記インバータは、連続する従属サイクルの間に、前記インバータの電源線電流の直前の測定値にしたがって得られる相電流に基づいて、前記スイッチング手段のパルス幅変調制御のための信号を得る手段(5)によって制御され、前記制御方法は、

パルス幅変調期間内において、1つの位相のスイッチング手段のスイッチング時と、次の位相の対応するスイッチング手段のスイッチング時との間の時間間隔(u_1 , u_2)が所定のスレシホールド値よりも小さくなつた場合、測定を禁止し、

十分な持続期間の測定時間間隔(測定 u_1 、測定 u_2)を定義するパルス幅変調信号を発生し、前記線電流に対する前記スイッチングの効果の測定を可能とするステップと、

同じ従属サイクルに含まれる他のパルス幅変調信号の持続期間をある値だけ短縮し、これら他のパルス幅変調信号の短縮の和によって、前記測定間隔を定義する前記パルス幅変調信号における増加分を補償するステップと、から成ることを特徴とする方法。

【請求項2】三相または多三相インバータ(1)の制御装置であって、前記インバータはDC電圧源(2)に該インバータの出力を連結するスイッチング手段(8, 9, 10, 11, 12, 13)を備え、前記インバータは、連続する従属サイクルの間に、前記インバータの電源線電流の直前の測定値にしたがって得られる相電流に基づいて、前記スイッチング手段のパルス幅変調制御のための信号を得る手段(5)と結合され、

前記制御信号を得る手段は、

十分な持続期間の測定時間間隔(測定 u_1 、測定 u_2)を定義するパルス幅変調信号を発生し、前記線電流に対する前記スイッチングの効果の測定を可能とし、パルス幅変調期間内において、1つの位相のスイッチング手段のスイッチング時と、次の位相の対応するスイッチング手段のスイッチング時との間の時間間隔(u_1 , u_2)が所定のスレシホールド値よりも小さくなつた場合、測定を禁止する手段と、

同じ従属サイクルに含まれる他のパルス幅変調信号の持続期間をある値だけ短縮し、これら他のパルス幅変調信号の短縮の和によって、前記測定間隔を定義する前記パルス幅変調信号における増加分を補償する手段と、から成ることを特徴とする装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、インバータの制御方法および装置に関し、更に特定すれば、三相インバー

タまたは多三相インバータ(multi-three-phase inverter)の制御方法および装置に関するものである。

【0002】

【従来の技術】三相電動機を効率的に制御するためには、三相電流を用いる制御アルゴリズムを使用する必要がある。殆どのインバータ・システムでは、相電流に関する情報が必要である。これらの電流を得る第1の公知の方法は、それらを直接検出することから成るが、このためには、少なくとも2つのセンサが必要となり、電動機の巻線の接続に応じて電動機の位相に直接適用しなければならない。この種のセンサは、その精巧さおよびそれらを分離する必要性のために、通常高価である。

【0003】別の公知の方法に、線電流のみを検出し、この線電流に基づいて3つの相電流を測定するというものがある。この第2の方法は、センサとして単純で安価な抵抗があればよく、しかも分離する必要もない。

【0004】インバータのスイッチング状態は、デジタル信号プロセッサを用いて、直接制御されるので、入力電流がインバータを通過して各位相に至る正確な電気的経路を把握することは可能である。こうすれば、相電流を直接線電流に連結することができる。得られる相電流は、実際の電流検出によるものであり、出力回路のモデルを必要とするシミュレーションの結果ではない。したがつて、予測の手段は、インバータの入力および出力回路とは完全に独立している。

【0005】相電流は、インバータの状態の関数として、直流線電流に基づいて予測される。ある状態の下では、インバータの2状態間の時間差が非常に小さくなる。この場合、インバータの構造に関係するトランジスタのスイッチング時間、不感帯(dead band)の存在、および電子処理回路の応答遅延のために、相信号が処理対象の線電流上に見えなくなる。その結果、この期間中、電流測定が不可能となる。既知の方法には、この回路による限界を克服し、上述の方法でなし得るよりも高い精度で、しかも広範囲の負荷および速度において電流の予測を行う解決法を提供するものがある。

【0006】通常、インバータは、例えばトランジスタのような、3対のスイッチング素子を含み、各対におけるトランジスタのエミッターコレクタ経路は、DC電圧源の端子と直列に接続されている。各トランジスタ対のベースは、プロセッサのパルス幅変調制御出力に接続され、それぞれ、スイッチング信号およびその相補信号(complement)を受け取る。各対内のトランジスタ間の接続は、各々、制御対象の電動機の相巻線に接続されている。

【0007】以下の状況について考慮する。インバータのスイッチング状態を表すために、スイッチング関数 S_a を位相Aに対して定義し、位相Aの上位トランジスタがオンの場合 $S_a = 1$ 、および位相Aの下位トランジスタがオンで上位トランジスタがオフの場合 $S_a = 0$ と

する。同様の定義は、位相BおよびCに対しても与えることができる。

【0008】下位トランジスタを制御する信号S_a、S_b、S_cは、信号S_a、S_b、S_cの逆となり、不感帯が付加される。不感帯という用語は、同一位相の上位および下位トランジスタのスイッチング間の時間差を表わすために用いられる。各対の2つのトランジスタが同時にオンになることは決してない。この不感帯の目的は、オン状態の重複および結果的に発生する高遷移電流を回避することによって、スイッチングの間にインバータによって給電されるエネルギー装置を保護することである。

【0009】次に、固定子電流は、インバータのトランジスタのスイッチング状態の関数として表わすことができる。

$$(S_a, S_b, S_c) = (1, 0, 0) \text{ のとき, } i_{dc} = i_a$$

$$(S_a, S_b, S_c) = (0, 1, 1) \text{ のとき, } i_{dc} = -i_a$$

$$(S_a, S_b, S_c) = (0, 1, 0) \text{ のとき, } i_{dc} = i_b$$

$$(S_a, S_b, S_c) = (1, 0, 1) \text{ のとき, } i_{dc} = -i_b$$

$$(S_a, S_b, S_c) = (0, 0, 1) \text{ のとき, } i_{dc} = i_c$$

$$(S_a, S_b, S_c) = (1, 1, 0) \text{ のとき, } i_{dc} = -i_c$$

$$(S_a, S_b, S_c) = (1, 1, 1) \text{ のとき, } i_{dc} = 0$$

$$(S_a, S_b, S_c) = (0, 0, 0) \text{ のとき, } i_{dc} = 0$$

【0010】上述の式を基準として用いることにより、相電流をDC線電流に関係付けることができる。その結果、3つの相電流は、直流線電流のみを考慮することによって測定可能となる。

【0011】パルス幅変調周波数が十分に高ければ、1または2パルス幅変調期間における相電流の変化はわずかでしかない。したがって、測定される相電流は、真の電流の正当な近似を与えることになる。例えば、割り込み1が生じたときに、インバータの状態が(0, 0, 1)であれば、測定される相電流は $i_c = i_{dc}$ となる。割り込み2の後、サンプル電流は(1, 0, 1)によって決定されるので、 $i_b = -i_{dc}$ となる。

【0012】相電流再現方法の1つに、例えば、長さが $250\mu s$ の制御サイクル時間に制御信号の編成(configuration)を行うようにした方法がある。この場合、線電流は各 $15.6\mu s$ 毎にサンプルされ、スイッチング状態に応じてソートされ、予測相電流を含むスタック(stack)を更新する。得られたサンプルによって、平均を計算し、各予測相電流を判定する。

【0013】サンプリングを固定時間で行うとすると、

$30\mu s$ 未満という短時間における制御信号は検出できない場合がある。これら検出不可能な信号を補うために、最初のパルス幅変調にゼロ・デューティ・サイクルを用い、同一ペクトルの次の期間のデューティ・サイクルの間理論的なパルス幅変調を蓄積する。このプロセスを、蓄積されるデューティ・サイクルが $30\mu s$ を越えるまで続ける。

【0014】サンプルがインバータの状態と同期していないとすると、線電流を適切な状態と一致させるためには、大きな最少デューティ・サイクル（ここでは、 $30\mu s$ ）が必要となる。

【0015】パルス幅変調期間の開始からの第1位相のトランジスタのスイッチングと、次の位相の対応するトランジスタのスイッチングとの間の時間間隔を、U1とする。また、次の位相のトランジスタのスイッチング時刻と、残りの位相の対応するトランジスタのスイッチングとの間の時間間隔を、U2とする。ある状態の下では、U1またはU2は非常に小さく、更に、トランジスタのスイッチング時間、不感帯の存在、および電子処理回路の応答遅延のために、相信号が線電流の中で見えなくなってしまう。

【0016】

【発明が解決しようとする課題】本発明の目的は、先に定義したタイプの三相電動機のために、インバータの連続位相のトランジスタ間のスイッチング時間間隔が短くても事実上影響されない制御方法を創作することによって、上述の欠点を克服することである。

【0017】

【課題を解決するための手段】したがって、本発明は三相または多三相インバータの制御方法に関し、前記インバータはDC電圧源に該インバータの出力を連結するスイッチング手段を備え、前記インバータは、連続する従属サイクルの間に、前記インバータの電源線電流の直前の測定値にしたがって得られる相電流に基づいて、前記スイッチング手段のパルス幅変調制御のための信号を得る手段によって制御され、前記制御方法は、パルス幅変調期間内において、1つの位相のスイッチング手段のスイッチング時と、次の位相の対応するスイッチング手段のスイッチング時との間の時間間隔が所定のスレシホールド値よりも小さくなった場合、測定を禁止し、十分な持続期間の測定時間間隔を定義するパルス幅変調信号を発生し、前記線電流に対する前記スイッチングの効果の測定を可能とするステップと、同じ従属サイクルに含まれる他のパルス幅変調信号の持続期間のある値だけ短縮し、これら他のパルス幅変調信号の短縮の和によって、前記測定間隔を定義する前記パルス幅変調信号における増加分を補償するステップとから成ることを特徴とする。

【0018】本発明の別の特徴によれば、前記他のパルス幅変調信号の持続期間を短縮する際、対応する測定間

隔に関連する補償間隔を、

$$(n-1) \cdot \text{補償U1} + \text{測定U1} = n \cdot U_1$$

$$(n-1) \cdot \text{補償U2} + \text{測定U2} = n \cdot U_2$$

という関係で定義する。ここで、nは、従属サイクル毎のパルス幅変調期間数を示す整数である。

【0019】また、本発明は、三相または多三相インバータの制御装置にも関するものであり、前記インバータはDC電圧源に該インバータの出力を連結するスイッチング手段を備え、前記インバータは、連続する従属サイクルの間に、前記インバータの電源線電流の直前の測定値にしたがって得られる相電流に基づいて、前記スイッチング手段のパルス幅変調制御のための信号を得る手段と結合され、前記制御信号を得る手段は、十分な持続期間の測定時間間隔を定義するパルス幅変調信号を発生し、前記線電流に対する前記スイッチングの効果の測定を可能とし、パルス幅変調期間内において、1つの位相のスイッチング手段のスイッチング時と、次の位相の対応するスイッチング手段のスイッチング時との間の時間間隔が所定のスレシホールド値よりも小さくなった場合、測定を禁止する手段と、同じ従属サイクルに含まれる他のパルス幅変調信号の持続期間のある値だけ短縮し、これら他のパルス幅変調信号の短縮の和によって、前記測定間隔を定義する前記パルス幅変調信号における増加分を補償する手段とから成ることを特徴とする。

【0020】本発明の別の特徴によれば、前記他のパルス幅変調信号の持続期間を短縮する際、対応する測定間隔に関連する補償間隔を、

$$(n-1) \cdot \text{補償U1} + \text{測定U1} = n \cdot U_1$$

$$(n-1) \cdot \text{補償U2} + \text{測定U2} = n \cdot U_2$$

という関係で定義する。ここで、nは、従属サイクル毎のパルス幅変調期間数を示す整数である。

【0021】本発明は、一例としてのみ与える以下の説明を読み、添付図面を参照することによって、一層明確に理解されよう。

【0022】

【発明の実施の形態】図1は、三相電動機制御装置のブロック図であり、線抵抗3を介して整流器2の出力端子に接続されたインバータ1を含む。整流器2は、AC幹線(AC mains)により供給を受ける。線抵抗3の上流において、整流器の出力と並列にコンデンサ4が接続されている。

【0023】本装置は、更に、インバータ制御プロセッサ5を含む。インバータ制御プロセッサ5は、線抵抗3に連結された測定入力を有し、6本の制御線によってインバータに接続されており、図2を参照して述べる方法で、インバータの素子のスイッチングを行う。インバータ1は、その出力によって、三相電動機6の3つの位相A、B、Cの固定子巻線に連結されており、これら3つの位相に電流i_a, i_b, i_cを送出する。

【0024】図2に概略的に表わされているインバータ

1は、トランジスタ8, 9, 10, 11, 12, 13のような、3対のスイッチング素子を含む。各対におけるトランジスタのエミッターコレクタ経路は、DC電圧Udcを送出する、整流器2の出力端子に直列に接続されている。各対のトランジスタのベースは、プロセッサ5の対応する出力に接続されている。プロセッサ5は、デジタル信号プロセッサDSPで構成すると有利であり、各トランジスタ対の上位トランジスタ8, 10, 12にスイッチング信号S_a, S_b, S_cを出し、下位トランジスタ9, 11, 13に相補スイッチング信号S_a(バー), S_b(バー), S_c(バー)を送出する。各対の上位および下位トランジスタ間の接続は、インバータの出力を形成し、これらは電動機に接続され、それぞれ電流i_a, i_b, i_cを送出する。

【0025】既に示したように、電動機6は、図1における回路の抵抗3において測定した線電流に基づき、プロセッサ5によって計算され発生されたパルス幅変調信号から形成し、 $3\pi/2$ だけ位相シフトした交流電流、および直前の従属期間(slaving period)の間に測定した相電流によって制御される。各位相の連続するパルス幅変調信号の幅が、インバータ1のスイッチング素子の対応するスイッチングを制御する。

【0026】ある位相のトランジスタのスイッチングと、それに続く位相の対応するトランジスタのスイッチングとの間の時間間隔U1およびU2が小さすぎる場合、測定が不可能となるとすると、この測定を行いたいときに、より大きな時間間隔を生成し、所与の従属即ち制御サイクルの残りの時間に、より短いパルス幅変調信号を発生することによって補償することが考えられる。

【0027】例えば、制御サイクル時間が400μsであると仮定する。パルス幅変調信号は、12.5kHzのキャリアを有する。制御サイクルの間、5つ(n=5)の同様の80μsバターンを発生する。この場合、回路は2つの連続するスイッチング状態間に4μsという最少時間を設定し、測定値を検出す。所与の速度および所与の負荷に対して、時点tにおいて制御アルゴリズムが計算を行う場合を考えると、パルス幅変調信号間の差はそれぞれU1=12μsおよびU2=1..5μsに等しく、最初の時間差では電流測定が可能であるが、

40 二番目では不可能である。

【0028】いずれの時点でも測定を可能とするために、本発明による方法は、選択された回路によって最少測定時間を小さな時間値、ここではU2に設定することとした。したがって、U2をU2測定=4μsと変更する。このように所定のパルス幅変調信号を人為的に変更することにより、その結果、異なるエネルギーが電動機および固定子場の不適切な方向に印加されることになる。

【0029】必要以上のエネルギーを電動機に印加すると、効率が低下する。同様に、不適切な磁束を発生させると、トルク変動の原因となる。殆どの制御装置では、

主制御サイクルの周波数は、パルス幅変調周波数よりも低い。

【0030】制御装置は、1回の相電流の更新で、複数の同様のパルス幅変調パターンを発生する。これらの欠点を補正し、制御装置によって計算された理論的な相信号を電動機に印加するためには、測定すべきか否かに応じて、種々のPWMパターンに最少持続期間を設定することが考えられる。測定の間、パルス信号は、回路によって設定される最少時間基準に対応するように変形され、一方、測定が行われない残りの時間の間、これらの信号の補償を行い、平均して電動機内で同一エネルギーを発生するようとする。

【0031】上述の例に戻り、1回の制御サイクルの間に、5つの同様のパターンを計算する。測定間隔の間、U₂はU₂測定=4μsに等しく、U₁は12μsに等しいままである。他の4つのパターンは、以下の関係で表わされる補償遅延U₂を有することにより、この測定パターンによって発生される過剰エネルギーを補償する。

$$\text{補償 } 4U_2 + \text{測定 } U_2 = 5U_2$$

$$\text{補償 } U_2 = \text{測定 } 5U_2 - U_2 / 4$$

$$\text{補償 } U_2 = 5 \times 1.5 - 4 / 4 = 0.875 \mu s$$

勿論、U₁の間隔が不十分な値である場合、U₂に適用するのと同じ関係をU₁にも適用する。

【0032】更に、従属サイクル毎のパターン数が5とは異なる場合、(n-1)×補償U₁+測定U₁=n×U₁、および(n-1)×補償U₂+測定U₂=n×U₂という関係も、対応する補償および測定間隔を計算するために適用される。

【0033】符号化パルス変調信号を発生するために、第1実施例によれば、図5の波形に表わすように、DSP5が連続的にカウント・アップおよびダウンすることによって発生する同期信号を使用する。各カウント・モードの終了時に、割り込みPRintが発生する。プロセッサの主プログラムが割り込みを導入する毎に、カウントが増分される。この変数を増加させることにより、主プログラムは、PWM5期間毎(n=5)に1回制御信号を計算する。

【0034】割り込みPRintは、必要なときに、補償パターンおよび測定パターンを発生する。割り込みMRintは、測定パターンがプロセッサによって送出されたときに、イネーブルされる。割り込みMRintは変換を開始させ、測定値をDSPのメモリ内に格納させる。

【0035】この同期の結果得られる信号を、図5の鋸歯状同期信号の下に示す。これらの信号は電動機の三相の3つの制御パルス幅変調信号Sa, Sb, Scであり、図4に部分的に拡大して示されている。

【0036】本例では、制御即ち従属サイクルの間に、5つの信号がDPS5によって発生される。これらの信号は、同期信号のピークに対して対称である。また、こ

れらは、図6を参照して述べるように、非対称でもよい。信号Saは最も広く、一方では同期信号の開始とそれ自身の先縁との間、および他方ではそれ自身の後縁と同期信号の終端との間の間隔xを定義する。信号Sbは、信号Saよりも狭く、信号Sa, Sbの前縁間および後縁間の間隔U1を定義する。信号Scは、更に狭く、信号Sb, Scの前縁間および後縁間の間隔U2を定義する。

【0037】本発明による補償がないと、U1およびU2は、図4に拡大して示すように、制御サイクルの全信号に対して同一となる。その結果、U1またはU2が測定を行うには狭くなり過ぎた場合、対応する信号において判定不能(indeterminacy)が発生する。

【0038】図5は、5番目の同期信号の間に、パルス幅変調信号Sa, Sb, Scの幅を変更し、測定間隔即ち測定U2に十分な持続期間を与えることによって測定を可能とし、これに対して、本発明の方法によって処理されない間隔U2は狭すぎることを示す。

【0039】信号幅の変更は、PWM信号Sa, Sbを拡張し、信号Scを縮小することによって得られる。このU2の増大の結果として電動機に送出される信号のエネルギー変更に対する補償を行うために、他の4つの信号Scを拡張することによって、縮小した補償U2間隔を生成する。これらの和と測定間隔とを合わせると、未処理の間隔U2の和と等しくなる。

【0040】対称的なパルス幅変調PWM信号を形成する場合、PWM信号の前半期間は、先に定義した関数Sa, Sb, Scの状態方程式が与える状態(0, 0, 0)によって構成される。次に、上位トランジスタ8,

30 10, 12(図2)の少なくとも1つがオンとなり、下位トランジスタ9, 11, 13の1つがオンとなる2つの状態(U1およびU2)、および最終的に状態(1, 1, 1)によって、PWM信号の前半期間は構成される。

【0041】後半期間は、同一シーケンスを有するが、時間的に逆となる。状態(0, 0, 0)および(1, 1, 1)の間測定は全く不可能であるので、2回の電流測定を行うことができる。即ち、間隔U1の間に一方の測定、および間隔U2の間に他方の測定を行うことができる。間隔U1, U2の間に測定される電流は異なる位相に属する。

【0042】制御対象の電動機の固定子に星型構造が用いられている場合、第3の電流は、以下の関係から導くことができる。

$$ia + ib + ic = 0$$

【0043】先に述べた例では、インバータ1(図3)の状態は、間隔U1の間は(0, 0, 1)である。したがって、測定された相電流はidc=icとなる。間隔U2の間、サンプル電流は(1, 0, 1)によって決定される。その結果、idc=-ibとなって、ibおよ

び i_c が決定され、 $i_a = -(i_b + i_c)$ となる。

【0044】図6は、図5と同様の波形図を示すが、図6では、インバータのトランジスタの制御信号が非対称となっている。図6が示すのは、同期信号は連続するカウント周期によって発生される鋸歯状信号であり、信号 S_a , S_b , S_c はこの鋸歯状信号の垂直な後端と同期することである。各カウントの終了時に、割り込み PR_{int} が発生する。図5を参照して説明した例におけるように、割り込み MR_{int} は、プロセッサによって測定パターンが送出されたときに、イネーブルされる。

【0045】本例では、間隔測定U2は、鋸歯状同期信号の5番目の周期の間に生成される。この場合、信号 S_a は、同期信号の開始とそれ自身の先端との間の単一の間隔 x を定義する。信号 S_b は、信号 S_a よりも狭く、信号 S_a の先端とそれ自身の先端との間の間隔U1を定義する。信号 S_c は、更に狭く、信号 S_b の先端とそれ自身の先端との間の間隔U2を定義する。

【0046】図5の波形図と同様、5番目の同期信号の間にPWM信号 S_a , S_b , S_c の幅を変更して、測定信号の測定U2に十分な持続時間が得られるようになる。他の4つの同期信号の間に発生された縮小補償間隔U2は、必要なエネルギー補償を行うためのものである。

【0047】本発明による装置の動作について、図7のフローチャートを参照しながら、明確に説明する。DSPのメモリに格納されている主プログラム20を用いて、ステップ21において、制御フラグが1に変化するための待ち期間を設ける。次にステップ22において、間隔U1, U2およびPWMパターンを計算する。

【0048】ステップ23において、 $U_1 <$ 最少間隔という関係を検査する。応答が負である場合、ステップ24において、間隔U1は測定間隔および補償間隔となり得ることを確認し、次にステップ25を実行して、 $U_2 <$ 最少間隔という関係を検査する。ステップ23において行った質問に対する応答が正である場合、次にステップ26において、次の関係から測定および補償間隔、測定U1および補償U2を計算する。

$$\text{補償 } U_1 = [5U_1 - \text{最少間隔}] / 4$$

測定 $U_1 = \text{最少間隔}$

【0049】次に、ステップ25も実行し、 $U_2 <$ 最少間隔という関係を検査する。行った質問に対する応答が否定である場合、次にステップ27において、間隔U2が測定間隔および補償間隔となり得ることを確認し、ステップ28において、PWM信号を得るための主プログラムに戻る。

【0050】応答が肯定である場合、次にステップ29において、次の関係から測定および補償間隔を計算する。

$$\text{補償 } U_2 = [5U_2 - \text{最少間隔}] / 4$$

測定 $U_2 = \text{最少間隔}$

【0051】次に、ステップ28において、PWM信号

を得るための主プログラムに戻る。

【0052】図8は、制御即ち従属期間の間、および線電流を測定するためのPWMパターンを得るフローチャートを表わす。ステップ30において、DSPは、カウント・モードの終了時に発生する、割り込み期間 PR_{int} を生成する。このステップに統いて、ステップ31において、1モジュロ5(1 modulo 5)だけフラグを増分する。

【0053】ステップ32において、フラグ制御が4に等しいか否かについて質問を行う。応答が肯定の場合、ステップ33において測定パターンを生成し適用する。カウントダウン・モードの終了時に、PWMを更新する。応答が否定の場合、ステップ34において補償パターンを適用する。

【0054】測定パターンの適用中、ステップ35において、測定パターンの関数として確立した測定割り込み MP_{int} をイネーブルし適用する。このステップにおいて、線電流に対する2回の測定から、3つの相電流が導かれる。ステップ34または35の後、ステップ36において主プログラムに戻る。

【0055】本発明の利点は、次の通りである。先に示した2つの方法の処理能力を比較するために、2対の極を有し、定格が450W、負荷として空のドラムを有し、速度が150 rpm、そして供給電圧270Vの非同期電動機を例に取る。この速度およびこの負荷は、先に定義した回路に対して好ましくない事例を表わすこととなった。

【0056】検出可能な2つのスイッチング状態間の最大時間間隔 ΔPWM は、回路の制限のために、上述の例30では $2.8\mu s$ となる。ここで、 $400\mu s$ の間に u_n に対応して電動機内でエネルギーが発生し、 $n \in [1, 2]$ が $2.8\mu s$ に等しいと仮定する。

【0057】「補償解決法」と呼ぶ本発明の方法では、測定 $u_n = 2.8\mu s$ としたパターン、および補償 $u_n = 0$ としたその他の4つのパターンを発生することによって、各制御サイクルの間に電流を測定することが可能となる。2つの方法に同じ比率を保持するために（これらは異なる制御サイクル時間有する）、 $400\mu s$ 対して $2.8\mu s$ に応答するエネルギーは、 $250\mu s$ 対して $1.75\mu s$ となる。この小さな負荷値および比率に対する2つの方法のサンプリング速度は、次のようになる。

【0058】サンプルを獲得するために、従来の方法は、 $3.0\mu s$ の最少デューティ・サイクルを有する必要がある。上述の処理能力を得るために、レジスタは $250\mu s$ の間に18回 (abs(30/1.75)+1) エネルギーを蓄積しなければならない。したがって、制御は、 $18 \times 250\mu s = 4.5\text{ms}$ 毎にサンプルを獲得する。同じ条件の下で、本発明による「補償」解決法は、 $400\mu s$ 每にサンプルを獲得する。サンプリング

・レートは、したがって、本発明の解決法では10倍高いことになる。

【0059】この場合に用いた回路には $1.2\mu s$ の不感帯があるが、より高い速度範囲のインバータでは、 1.50 n s 未満でオフに切り替わり、 2.00 n s の不感帯を生成することができる制御素子を有することが既に可能となっている。したがって、既存の装置が 5.00 n s 以下の△PWMを達成することは可能と思われる。この「補償」解決法を従来の解決法と比較すると、比率を同一とすれば、処理能力に改善が見られる。

【0060】これらの計算は全て、特定の用途について行ったものである。上述の数値や比率は、他の用途では大きく異なる可能性があるが、いずれの場合においても、本発明による予測の結果は、従来の解決策の結果よりも高い精度を維持する。

【0061】本発明による方法は同期方法であるので、全てのアルゴリズムは一定の時間基準で使用することができ、これが全ての制御アルゴリズムの基本となっている。この方法は、低速および低負荷に対して連続制御を可能とし、その結果効率の向上が得られる。

【0062】対応する電流と一致する正確なサンプルをいつ得るべきかが正確にかわるので、何回もサンプルし平均を求めて相電流を得る必要はなくなる。最終的な測定電流を得るために、多数のサンプルの平均を計算したりフィルタ処理することによって、誤った時間の固定効果(locking effect)を減少させる必要がない。したがって、電流を測定するための計算時間を大幅に節約することになる。

【0063】本発明の方法は、非常に広範囲の速度および負荷において電動機の制御を可能とし、従来の方法よりも10倍優れた性能を發揮する。効率的な制御アルゴリズムを用いることにより、処理能力が劣る解決策を犠牲にして、トルクおよび速度制御処理能力を向上させることが可能となる。したがって、同期および非同期電動機を制御するための全ての装置、即ち、一般的に全ての三相インバータは、この方法を用いれば、相電流の予測が可能となる。上述の例では、本発明を三相電動機の制御に、したがって三相インバータの制御に適用したが、三相の群が、三相インバータのそれらと同様に処理される、多三相インバータの制御にも同様に適用可能である。

【0064】以上の説明に関して更に以下の項を開示する。

(1) 三相または多三相インバータ1の制御方法であって、前記インバータはDC電圧源2に該インバータの出力を連結するスイッチング手段8, 9, 10, 11, 12, 13を備え、前記インバータは、連続する従属サイクルの間に、前記インバータの電源線電流の直前の測定値にしたがって得られる相電流に基づいて、前記スイッチング手段のパルス幅変調制御のための信号を得る手段

5によって制御され、前記制御方法は、パルス幅変調期間内において、1つの位相のスイッチング手段のスイッチング時と、次の位相の対応するスイッチング手段のスイッチング時との間の時間間隔(u_1, u_2)が所定のスレシホールド値よりも小さくなつた場合、測定を禁止し、十分な持続期間の測定時間間隔(測定 u_1 、測定 u_2)を定義するパルス幅変調信号を発生し、前記線電流に対する前記スイッチングの効果の測定を可能とするステップと、同じ従属サイクルに含まれる他のパルス幅変

10 調信号の持続期間をある値だけ短縮し、これら他のパルス幅変調信号の短縮の和によって、前記測定間隔を定義する前記パルス幅変調信号における増加分を補償するステップと、から成ることを特徴とする方法。

【0065】(2) 前記他のパルス幅変調信号の持続期間を短縮する際、対応する測定間隔(測定 u_1 、測定 u_2)に関連する補償間隔(補償 u_1 、補償 u_2)を以下の関係で定義することを特徴とする第1項記載の方法。

$$(n-1) \cdot \text{補償 } u_1 + \text{測定 } u_1 = n \cdot u_1$$

$$(n-1) \cdot \text{補償 } u_2 + \text{測定 } u_2 = n \cdot u_2$$

20 ここで、 n は、従属サイクル毎のパルス幅変調期間数を示す整数である。

【0066】(3) 前記パルス幅変調制御信号を得る手段は、前記方法を実施するプログラムを含むプロセッサ5から成ることを特徴とする第1項および第2項のいずれかに記載の方法。

(4) 前記プロセッサ5はデジタル信号プロセッサDS-Pであることを特徴とする第3項記載の方法。

【0067】(5) 前記測定間隔(測定 u_1 、測定 u_2)および前記補償間隔(補償 u_1 、補償 u_2)の導出

30 30 は、前記プロセッサ5によって得られる、3つの相電流のパルス幅変調の同期のための信号に基づいて行われ、前記同期信号は連続するカウント・モードによって得られ、前記連続するカウント・モードの終了時に割り込み期間(PRint)、および前記同期信号の周期中に2回の測定割り込み(MRint)を定義することを特徴とする第3項および第4項のいずれかに記載の方法。

(6) 前記連続するカウント・モードは、カウント・モードおよびカウントダウン・モードを順番に含むことを特徴とする第5項記載の方法。

40 40 【0068】(7) 三相1の制御装置であって、前記インバータはDC電圧源2に該インバータの出力を連結するスイッチング手段8, 9, 10, 11, 12, 13を備え、前記インバータは、連続する従属サイクルの間に、前記インバータの電源線電流の直前の測定値にしたがって得られる相電流に基づいて、前記スイッチング手段のパルス幅変調制御のための信号を得る手段5と結合され、前記制御信号を得る手段は、十分な持続期間の測定時間間隔(測定 u_1 、測定 u_2)を定義するパルス幅変調信号を発生し、前記線電流に対する前記スイッチングの効果の測定を可能とし、パルス幅変調期間内におい

て、1つの位相のスイッチング手段のスイッチング時と、次の位相の対応するスイッチング手段のスイッチング時との間の時間間隔 (u_1, u_2) が所定のスレシホールド値よりも小さくなつた場合、測定を禁止する手段と、同じ従属サイクルに含まれる他のパルス幅変調信号の持続期間をある値だけ短縮し、これら他のパルス幅変調信号の短縮の和によって、前記測定間隔を定義する前記パルス幅変調信号における増加分を補償する手段と、から成ることを特徴とする装置。

【0069】(8) 前記他のパルス幅変調信号の持続期間を短縮する手段は、対応する測定間隔（測定 u_1 、測定 u_2 ）に関連する補償間隔（補償 u_1 、補償 u_2 ）を以下の関係で定義する手段を含むことを特徴とする第7項記載の装置。

$$(n-1) \cdot \text{補償 } u_1 + \text{測定 } u_1 = n \cdot u_1$$

$$(n-1) \cdot \text{補償 } u_2 + \text{測定 } u_2 = n \cdot u_2$$

ここで、 n は、従属サイクル毎のパルス幅変調期間数を示す整数である。

【0070】(9) 前記パルス幅変調制御信号を得る手段は、前記方法を実施するプログラムを含むプロセッサ5から成ることを特徴とする第7項および第8項のいずれかに記載の装置。

(10) 前記プロセッサ5はデジタル信号プロセッサDSPであることを特徴とする第9項記載の装置。

【0071】(11) DC電圧源2から給電され、プロセッサ5によって制御される三相または多三相インバータ1を制御する方法であつて、連続する従属期間の間に、インバータのトランジスタのパルス幅変調制御のための信号を得るものである。この方法は、インバータの電源電流を測定すること、および相電流を再現する際に、トランジスタのスイッチング状態を考慮に入れるこから成る。PWM期間内において、1つの位相のトランジスタのスイッチング時と、次の位相の対応するトランジスタのスイッチング時との間の時間間隔 (u_1, u_2)

* 2) が所定のスレシホールド値よりも小さい場合、測定を禁止し、十分な持続期間の測定時間間隔を定義するPWM信号を発生し、線電流に対するスイッチングの影響の測定を可能とし、同じ従属期間の他のPWM信号の持続期間がある値だけ短縮し、これら他のPWM信号の短縮の和を求め、測定間隔を定義するPWM信号の増加分を補償する。

【図面の簡単な説明】

【図1】本発明の方法を採用した三相電動機制御装置の10 ブロック図。

【図2】本発明を適用したインバータの回路図。

【図3】電動機の固定子の3つの星型結線した巻線に給電するインバータの等価回路図。

【図4】図2のインバータの上位トランジスタを制御する対称信号の時間の関数としての図。

【図5】対称状同期信号を用いて、本発明の装置によって得られる制御信号の同期図。

【図6】対称型同期信号を用いて、本発明の装置によって得られる制御信号の同期図。

【図7】本発明による方法を実施する制御装置のプロセッサの動作フローチャート。

【図8】図7のフローチャートを実行する際に必要な命令を得るためのフローチャート。

【符号の説明】

1 インバータ

2 整流器

3 線抵抗

4 コンデンサ

5 インバータ制御プロセッサ

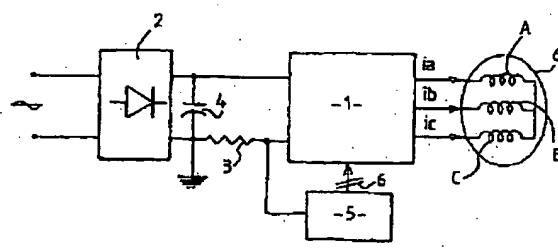
6 三相電動機

8, 9, 10, 11, 12, 13 トランジスタ

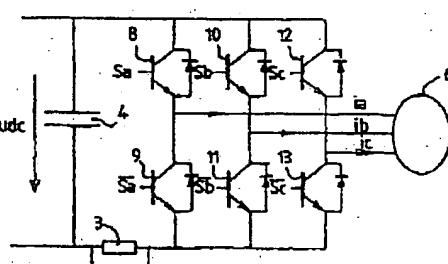
A, B, C 位相

DSP デジタル信号プロセッサ

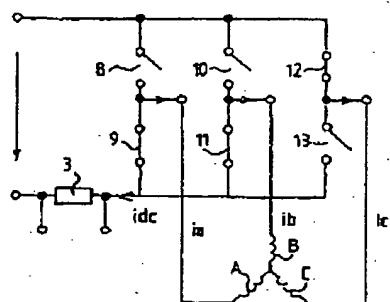
【図1】



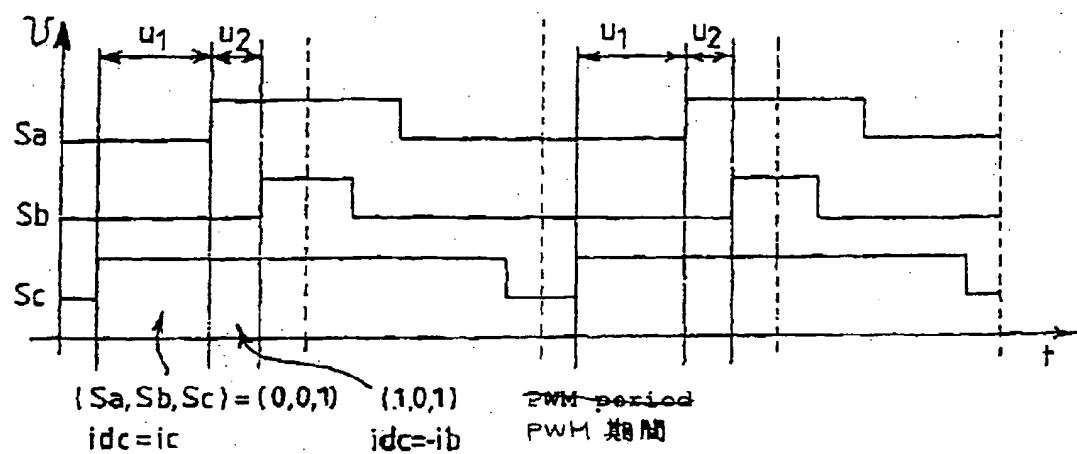
【図2】



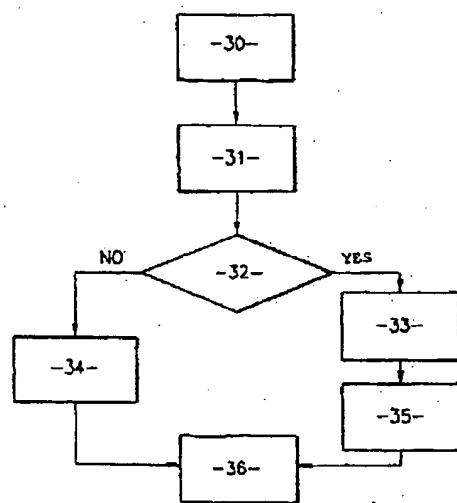
【図3】



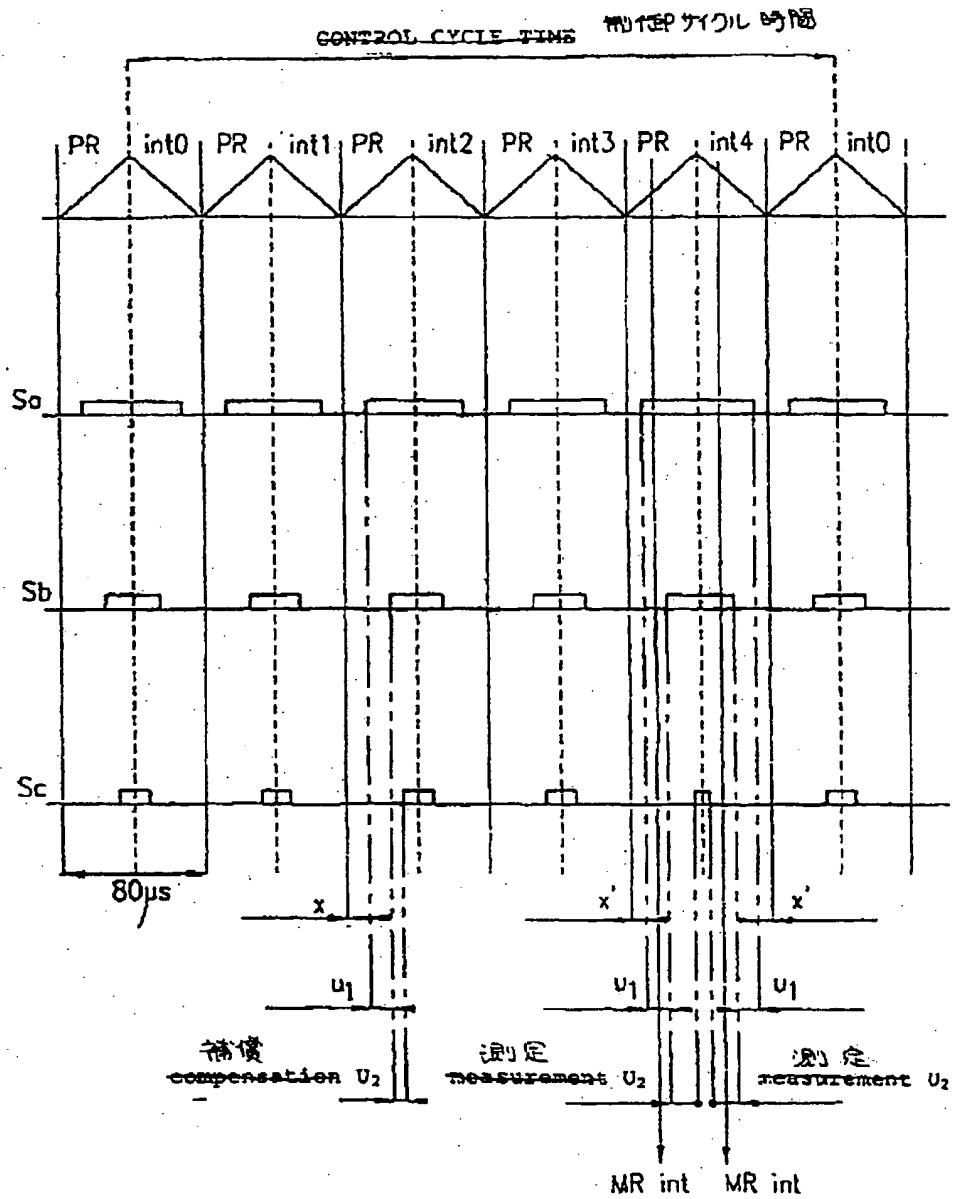
【図4】



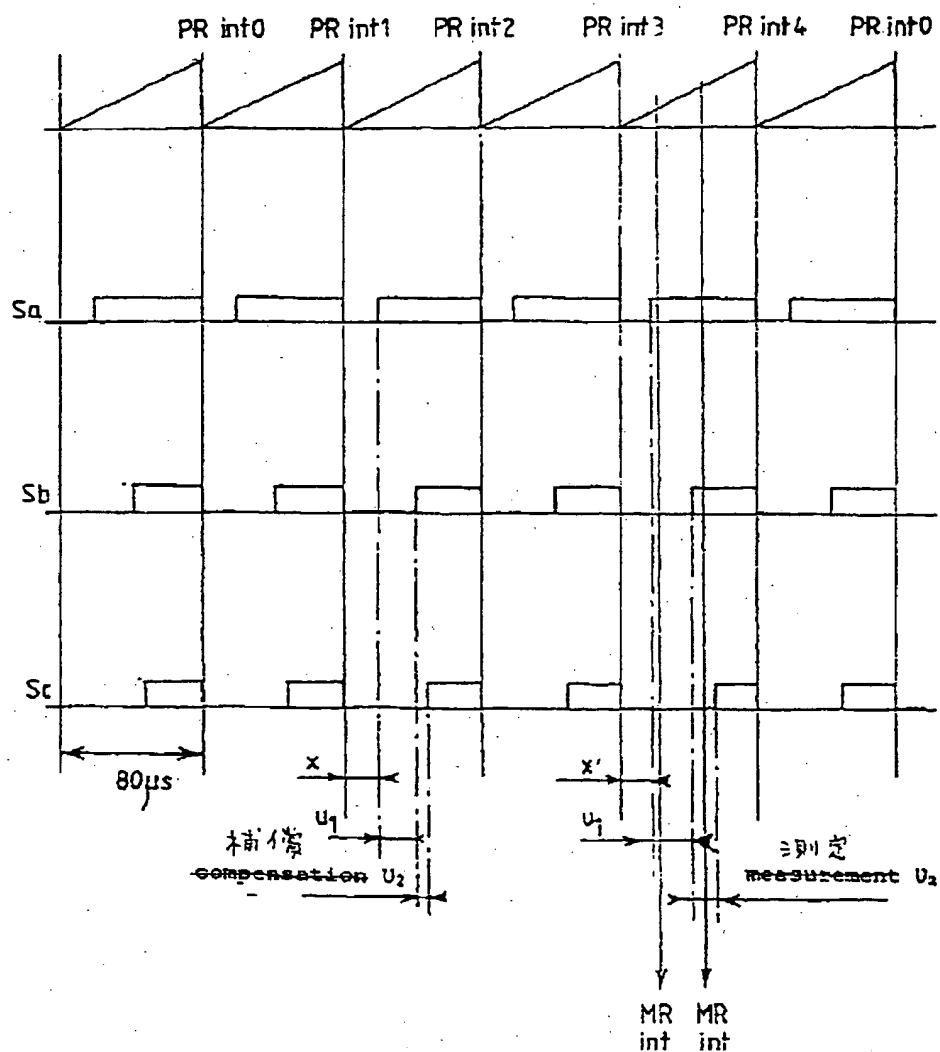
【図8】



【図5】



【図6】



【図7】

